

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-122260

(43)Date of publication of application : 15.05.1989

(51)Int.Cl.

H04N 1/028
H04N 9/04

(21)Application number : 62-279179

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.11.1987

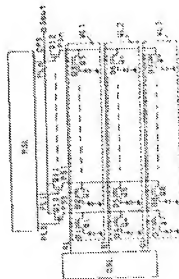
(72)Inventor : SUZUKI TOSHIKI
OWAKU YOSHIHARU
TAKEMOTO KAYAO

(54) COLOR LINE SENSOR

(57)Abstract:

PURPOSE: To obtain a color picture element signal with high resolution and a high S/N by forming the line sensors of three strings, which correspond to a color filter, in respectively independent well areas on one chip.

CONSTITUTION: Three photo-diode strings, which are composed of photo-diodes D1~D3 to be provided with corresponding to the red filter, photo-diodes D4~D6 to correspond to the green filter and photo-diodes D7~D9 to correspond to the blue filter, are provided in respectively independent well areas WL1, WL2 and WL3 on one chip. The respective photo-diodes are connected through switches MOSFETQ10~Q12, which are selected by a picture element selecting circuit PSL, and switches MOSFETQ1~Q9, which are selected by a color selecting circuit CSL, to a common signal line CPS. Since the pitch of the photo-diode can be made small, the high resolution can be obtained. Then, since the well area is independent, there is no cross-talk between respective colors and the picture element signal with high S/N can be obtained.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-122260

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)5月15日

H 04 N 1/028
9/04

C-7334-5C
Z-8725-5C

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 カラーラインセンサ

⑯ 特 願 昭62-279179

⑰ 出 願 昭62(1987)11月6日

⑱ 発 明 者 鈴木 敏 樹 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

⑲ 発 明 者 大和 久 芳 治 千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

⑳ 発 明 者 竹本 一 八 男 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

カラーラインセンサ

2. 特許請求の範囲

1. 横方向に並んで延長され、縦方向に並んで配置されカラーフィルタに対応して設けられた複数の光電変換素子と、上記光電変換素子の信号を時系列的に出力させる読み出し回路とを含み、上記カラーフィルタに対応して設けられる複数の光電変換素子をそれぞれ独立したウェル領域に形成することを特徴とするカラーラインセンサ。

2. 上記光電変換素子は、赤、緑及び青のカラーフィルタに対応して縦方向に並んで3行に配置されるものであり、それぞれの光電変換信号はスイッチ素子を介して時系列的に読み出されるものであることを特徴とする特許請求の範囲第1項記載のカラーラインセンサ。

3. 上記スイッチ素子には、色選択回路と両素選択回路によりそれぞれ形成される選択信号が供

給されるものであることを特徴とする特許請求の範囲第1項又は2項記載のカラーラインセンサ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、カラーラインセンサに関し、例えばカラーコピー用のカラーラインセンサに利用して有効な技術に関するものである。

(従来の技術)

カラー用一次元(ライン)センサの例として、昭和60年電子通信学会全国大会1-232がある。このカラーラインセンサは、ガラスキャップ上に赤(R)、緑(G)及び青(B)のカラーフィルタをつけて、3つのラインセンサを一体的に封止するものである。

(発明が解決しようとする問題点)

上記のようなカラーラインセンサでは、3つのラインセンサを並べて配置し、それぞれにR、G及びBのカラーフィルタを設けるものであるため、縦方向のピッチが大きくなり高解像度が得られな

特開平1-122260 (2)

いという重大な欠陥がある。また、3つのラインセンサの組み合わせから構成されるため、その組み立て工程が必要になる。それ故、生産性がなくコスト高が免れない。さらに、3つのラインセンサを同期して動作させる必要があるため、駆動回路が複雑になるとともに、3つのラインセンサの素子特性のパラツキがそのまま出力信号に現れてしまうという問題もある。

そこで、カラーラインセンサを1チップの半導体集積回路に構成することを考えた。このようにすれば、光電変換素子を高密度に配置できるため、高解像度を得ることができる。

しかしながら、上記光電変換素子を高密度に配置した場合、次のような問題が生じることが本願発明者の研究によって明らかにされる。すなわち、光電変換素子は、分光感度の改善や過剰電荷の流入を防ぐ等のために、半導体基板上に形成されたウェル領域に形成される。この場合、異なる行(色)の画素信号の読み出しのとき、ウェル領域を介して読み出し信号が他の行にクロストークし

てしまい、S(信号)/N(雑音)を悪化させてしまう。

この発明の目的は、高解像度でS/Nを実現した1チップの半導体集積回路によるカラーラインセンサを提供することにある。

この発明の前提ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面から明らかにするであろう。

(問題点を解決するための手段)

本願において開示される発明のうち代表的なものの特徴を簡単に説明すれば、下記の通りである。すなわち、横方向に延長され、縦方向に並んで配置される赤、緑及び青のカラーフィルタに対応された光電変換素子をそれぞれ独立したウェル領域に設ける。

(作 用)

上記した手段によれば、ウェル領域間相互の電気的な分離によって、クロストークが防止できるから高S/Nを実現できる。

(実施例)

(実施例1)

第1図には、この発明が適用されるカラーラインセンサの一実施例の要部回路図が示されている。両図の各回路素子及び回路ブロックは、公知の半導体集積回路の製造技術によって、特に制限されないが、単結晶シリコンのような1つの半導体基板上において形成される。

特に制限されないが、この実施例では、光電変換素子(フォトダイオード)は、代表として例示的に示されているD1ないしD3、D4ないしD6及びD7ないしD9のように横方向に3行に並べられて配置される。言い換えるならば、各行は横方向に延長され、3つの行が縦方向に並べられる。

この実施例では、カラーラインセンサを構成するため、上記各行にはそれぞれ図示しないが赤、青及び緑のカラーフィルタが設けられる。特に制限されないが、上記のような順序で、カラーフィルタを配置した理由は、タンダステン電球等の人工的な光源にあっては、青の成分が赤や緑の成分

に対して小さいことから、青フィルタを中央に配置して、レンズの集光特性を利用して、その補償を行うようにするものである。すなわち、レンズを用いた場合、その中央部が最も光量が大きくされるから、人工光源による青成分の補償を行うことができる。これによって、赤、青及び緑の各色強度の均一にするものである。

そして、高解像度を得るために、第1行目のフォトダイオードD1ないしD3は、スイッチMOSFET(絶縁ゲート形電界効果トランジスタ)Q1ないしQ3を介して縦方向に延びるビセル(以下、画素という)信号線PS0ないしPSnに結合される。上記各スイッチMOSFETQ1ないしQ3のゲートは、上記のように横方向に赤フィルタが設けられることから、赤選択線RLに共通に結合される。第2行目のフォトダイオードD4ないしD6は、スイッチMOSFETQ4ないしQ6を介して上記縦方向に延びる画素信号線PS0ないしPSnに結合される。上記各スイッチMOSFETQ4ないしQ6のゲートは、上記

特開平1-122260 (3)

のように横方向に青フィルタB_Fが設けられることから、青選択線B_Lに共通に結合される。第3行目のフォトダイオードD₇ないしD₉は、スイッチMOSFET_{Q7}ないしQ₉を介して上記縦方向に延びる画素信号線P_{S0}ないしP_{S_n}に結合される。上記各スイッチMOSFET_{Q7}ないしQ₉のゲートは、上記のように横方向に緑フィルタG_Fが設けられることから、緑選択線G_Lに共通に結合される。上記赤選択線R_L、青選択線B_L及び緑選択線G_Lは、色(カラー)選択回路CS_Lにより時系列的に形成される色選択信号が供給される。

この実施例では、上記のように各行から色信号を出力させる構成を採るものであり、例えば赤色信号の読み出しのときに、隣接する非選択にされる青や緑に、その読み出し信号がクロストークしてしまうのを防止するために、各行毎に各素子は、同図に点線で示すように独立したウェル領域W_{L1}、W_{L2}及びW_{L3}にそれぞれ形成される。この場合、上記フォトダイオードD₁～D₃、D₄

～D₆及びD₇～D₉にそれぞれ対応したスイッチMOSFET_{Q1}～Q₃、Q₄～Q₆及びQ₇～Q₉は、上記各ウェル領域W_{L1}、W_{L2}及びW_{L3}に形成される。これによって、例えば赤のカラーフィルタが設けられた第1行目の読み出しのとき、その読み出し信号が第2行や第3行目の青及び緑の色信号を形成している非選択状態のフォトダイオードにクロストークすることが防止できる。

この構成に代え、各ウェルW_{L1}～W_{L3}は、それぞれの相互に比較的大きな距離を持って形成する必要がある。それ故、上記スイッチMOSFETは、上記各ウェル領域の間の半導体基板に形成するものとしてもよい。この構成においても、フォトダイオードが形成されるウェル領域は、スイッチMOSFETが形成される基板との間が電氣的に分離されていることから、上記読み出し信号が非選択状態にされる他の行のフォトダイオード側にクロストークすることはない。

上記各画素信号線P_{S0}ないしP_{S_n}は、スイ

ッチMOSFET_{Q10}ないしQ₁₂を介して横方向に延びる共通信号線C_PSに選択的に結合される。この共通信号線C_PSから読み出し信号S_{out}1が出力される。上記各スイッチMOSFET_{Q10}ないしQ₁₂のゲートは、画素選択線P_{L0}ないしP_{L_n}に結合される。上記画素選択線P_{L0}ないしP_{L_n}は、画素選択回路P_SLにより時系列的に形成される画素選択信号が供給される。

上記画素選択回路P_SLは、その具体的回路は図示しないけれども、例えばダイナミック型シフトレジスタにより構成される。色選択回路CS_Lは、読み出し用のクロックパルスを受けて、予め決められた順序で上記フォトダイオードの読み出しを行うように動作する上記同様なダイナミック型シフトレジスタを用いるものであってもよいが、3つのうちの1つの色選択信号を形成するものであるから、外部から色指定信号を供給するものとし、それを受けて上記各色選択線を駆動する回路としてもよい。

以上の構成においては、1つの半導体集積回路内にカラー画素信号を形成するフォトダイオードを形成するものであり、それぞれにより形成されるカラー信号をスイッチMOSFETを介して取り出す方式を採るものであるため、上記のように独立したウェル領域に形成するものとしても、同一半導体集積回路に形成されるから、そのビットを小さく設定できる。これによって、高解像度を持つカラー画像信号を得ることができる。また、上記のように各行をそれぞれ独立したウェル領域に形成するものであるため、読み出し信号が非選択状態の他の行のフォトダイオードにクロストークすることが防止できる。これによって、高S/Nのカラー画素信号を得ることができる。さらに、上記のようにスイッチMOSFETを介してフォトダイオードの信号を取り出すものであるため、色選択回路CS_Lや画素選択回路P_SLの動作電圧を約5Vのような単一電源により動作させることができる。これによって、上記読み出しクロックパルスやその制御信号をTTL(トランジスタ

特開平1-122260 (4)

・トランジスタ・ロジック) 回路により形成されたものを直接用いることができる。

第2図には、上記カラーラインセンサの動作の一例を示すタイミング図が示されている。

特に制限されないが、この実施例では、赤、青及び緑の順序でカラー信号が出力される。

そのため、画素選択回路PSLの動作により画素選択信号PL0がハイレベルにされることによってスイッチMOSFETQ10がオン状態にされる第1列目の信号線PS0の選択期間において、色選択回路CSLは、赤選択線RL、青選択線BL及び緑選択線GLの順序で時系列的に色選択信号を形成する。すなわち、上記第1列目の信号線選択期間(PL0がハイレベルの期間)において、赤選択線RLがハイレベルにされると、スイッチMOSFETQ11ないしQ3がオン状態にされるが、信号線PS0のみがコモン信号線CPSに結合されているため、フォトダイオードD1の信号が出力信号Sou1として読み出される。次に、上記赤選択線RLに代えて青選択線BLがハイレ

ベルにされると、スイッチMOSFETQ1ないしQ6がオン状態にされるが、上記同様に信号線PS0のみがコモン信号線CPSに結合されているため、フォトダイオードD4の信号が出力信号Sou1として読み出される。最後に、上記青選択線BLに代えて緑選択線GLがハイレベルにされると、スイッチMOSFETQ7ないしQ9がオン状態にされるが、上記同様に信号線PS0のみがコモン信号線CPSに結合されているため、フォトダイオードD7の信号が出力信号Sou1として読み出される。

上記のように1つの画素に対応した赤、青及び緑の各色信号の読み出しが終了すると、画素選択回路PSLは、画素選択線PL0に渡って次の列の画素選択線PL1をハイレベルの選択状態にする。上記画素選択線PL1がハイレベルにされることによってスイッチMOSFETQ11がオン状態にされて第2列目の信号線PS1がコモン信号線CPSに結合される。この信号線PS1の選択期間において、色選択回路CSLは、上記同

様に色選択線RL、青選択線BL及び緑選択線GLの順序で時系列的に色選択信号を形成する。これによって、第2列目のR、B及びGからなるカラー画素信号が時系列的に出力される。以下、第n列まで、上記同様な順序での選択動作が行われるものである。

このような読み出し方式では、1つのカラー画素に対応した三原色からなるカラー信号が時系列的に出力されるため、その信号を合成して1つのカラー画素を得ることが便利となる。

上記のような読み出し順序に代えて、赤選択線RLをハイレベルにした状態で、画素選択線PL0ないしPLnを時系列的にハイレベルにして、赤色の信号を時系列的に読み出す。次に、赤選択線RLに代えて青選択線BLをハイレベルにした状態で、上記同様に画素選択線PL0ないしPLnを時系列的にハイレベルにして、青色の信号を時系列的に読み出す。最後に、上記青選択線BLに代えて緑選択線GLをハイレベルにした状態で、上記同様に画素選択線PL0ないしPLnを時系

列的にハイレベルにして、緑色の信号を時系列的に読み出すものとしてもよい。このような読み出し方式では、静電方式のカラープリンタのように、静電ヘッドと現像器を横方向に移動させて、帯電、現像及び定着を色別に繰り返すものに近しいものとなる。

なお、上記色の出力順序は、色選択回路CSLの選択信号の出力順序に応じて任意に設定することができるものである。

この実施例では、上記のように人工光源を用いる場合、青のカラーフィルタが3行に並んだ画素列の中央に配置される。これによって、それに照射される光スポットは、レンズによる光集束作用によって中央部分が明るくなる。言い換えるならば、上記ラインセンサの受光部に照射される光スポットは、その中央部分が最も光量が多く、中央から離れて周辺にむかうにしたがって光量が減少する傾向を持つ。これによって、中央に配置される青色の光電変換素子に対する光量が多くなり、周辺に配置される赤色や緑色の光電変換素子に照

射される光量が相対的に小さくなる。これによって、赤、青及び緑の強度を揃えることができるから、上記各行をウェル領域に形成して読み出すことによるクロストークの防止と相俟って高鮮明度の3原色カラー信号を得ることができる。言い換えるならば、高S/N比を持つカラー信号を得ることができるものとなる。

(実施例2)

第3図には、この発明に係るカラーラインセンサの他の一実施例の要部回路図が示されている。この実施例では、1つのフォトセンサーに対して2つのスイッチMOSFETが設けられる。すなわち、代案として例示的に示されたフォトダイオード1には、上記同様な赤道選択RLにゲートが結合されたスイッチMOSFETQ1と、画素選択線PL0にゲートが結合されたスイッチMOSFETQ1'とが設けられる。これらのスイッチMOSFETQ1、Q1'を通した信号は、横方向に延長される画素信号線PS0'に結合される。すなわち、各行毎に赤(R)、緑(G)及び

特開平1-122260 (5)

青(B)に対応して画素信号線PS0'、PS1'及びPS2'がそれぞれ設けられる。それ故、上記画素信号線PS0'、PS1'及びPS2'は、各色R、G及びBにそれぞれ対応した画素信号線とされる。この実施例では、カラーフィルタは、第1行が赤、第2行が緑、第3行目が青がそれぞれ設けられる。

上記各画素信号線PS0'、PS1'及びPS2'は、上記色選択線RL、GL及びBLにゲートが結合されたスイッチMOSFETを介して共通信号線CPSに結合される。この実施例では、上記共通信号線CPSは、上記画素信号線PS0'、PS1'及びPS2'が横方向に延長されることに対応して縦方向に延長される。

この実施例においても、上記同様に各行毎に独立したウェル領域WL1~WL3が設けられる。また、その選択動作は、上記色選択回路CSLと画素選択回路PSLとでそれぞれ形成される色選択信号と画素選択信号とによってオン状態にされるスイッチMOSFETの組み合わせに応じて、

1つのフォトダイオードが選ばれることによって行われる。それ故、上記第2図のタイミング図に示したように1つの画素線をハイレベルにした状態で、色選択線を時系列的にハイレベルにすることによって、R、G及びBからなるカラー画素別に時系列的に出力されることも、1つの色選択線をハイレベルにした状態で、画素選択線を時系列的にハイレベルにすることによって、R、G及びBの色別に時系列的に出力させることもできるものである。

(実施例3)

第4図には、上記カラーラインセンサを用いたカラーコピー装置の一実施例のブロック図が示されている。

上記構成のカラーラインセンサCLSの出力信号は、アナログ/ディジタル(以下、単にA/Dと称する)変換回路ADCに入力される。このA/D変換回路の出力信号は、フレームメモリFMに供給される。特に制限されないが、フレームメモリFMとしては、被複写体の1画分に相当す

るカラー画素信号を記憶する記憶容量を持つようにされる。このフレームメモリFMの記憶容量はカラープリンタの動作が高速なら少なくなること可能である。例えば、カラーラインセンサCLSの1ライン分の読み出し時間とブリード時間が同じであるなら、2ライン分の記憶容量により実現できる。すなわち、2ライン分の記憶容量のうち、2ライン分の記憶エリアのうちの一方のエリアにカラーラインセンサCLSからの読み出し信号を書き込み間に、既に記憶れた他方のエリアのカラー画素情報によりカラープリント動作を行わせればよい。

上記フレームメモリFMに記憶されたカラー画素信号は、信号処理(プロセス)回路PCに供給され、ここでカラープリンタのプリント方式に適合したカラー信号処理が行われる。例えば、カラープリント方式としては、昇変型、降変型やインジエクション型等が知られている。

この実施例においては、特に制限されないが、上記カラーラインセンサCLSは、上記色別の読

特開平1-122260 (6)

み出しが行われる。上記のように縦方向に3行に並んでR、G及びBのカラーフィルタ(カラーフォトリソ)が配置されることから、例えば赤(R)の信号を時系列的に読み出した後に、緑(G)の信号を読み出すとき、被写体像はそれに対応して微小移動(dY)させられる。このことは、上記緑(G)の読み出しの後に青(B)を読み出すときも同様である。このように、1つのカラー信号の読み出しのときに、被写体像を微小移動(dY)させる機構を設けることによって、より高い色解像度を実現するものである。

上記の実施例から得られる作用効果は、下記の通りである。すなわち、

①横方向に延長され、縦方向に並んで配置される赤、緑及び青のカラーフィルタに対応された光電変換素子をそれぞれ独立したウェル領域に設ける。これにより、ウェル領域間相互の電気的な分離によって、色信号間のクロストークの発生が防止できるから高S/Nを実現できるという効果が得られる。

②赤、緑及び青のカラーフィルタのうち、人工的な光源の各色に対応した光量が最も低い青フィルタを中央に配置することにより、レンズ機構を通してラインセンサの受光部に照射される光スポットは、その中央が最も明るくなるため、上記光量不足を補うことができる。これによって、上記①の効果と相俟って高鮮明度(高S/N)のカラー画像信号を得ることができるという効果が得られる。

③横方向に並んで配置されたカラーフィルタに対応して複数の光電変換素子を設け、画素選択回路と色選択回路とによりそれぞれ形成された選択信号を受けるスイッチ素子を介して上記光電変換素子により形成された光電変換信号を時系列的に出力させることにより、カラー信号を形成する光電変換素子のピッチを小さくでき、高解像度のカラー画像信号を得ることができるという効果が得られる。

④上記③により、光電変換素子からの信号をスイッチMOSFETを介して出力させる方式を採用

ができるものである。

この発明は、カラーラインセンサとして広く利用できるものである。

(発明の効果)

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。すなわち、横方向に延長され、縦方向に並んで配置される赤、緑及び青のカラーフィルタに対応された光電変換素子をそれぞれ独立したウェル領域に設ける。これにより、ウェル領域間相互の電気的な分離によって、色信号間のクロストークの発生が防止できるから高S/Nを実現できる。

4. 図面の簡単な説明

第1図は、この発明に係るカラーラインセンサの一実施例を示す要部回路図、

第2図は、その読み出し動作の一例を説明するためのタイミング図、

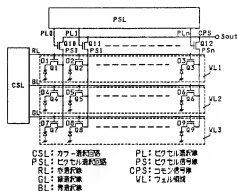
第3図は、この発明に係るカラーラインセンサの他の一実施例を示す要部回路図、

ものであるため、その動作電圧を5Vの単一電源化を図ることができる。これによって、TTLレベルの信号による直接駆動が可能になり、装置の積層化と小型化が可能になるという効果が得られる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本願発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、上記のようなカラーフィルタR、B、G及びBが並べられて配置された光電変換素子からの信号を読み出し手段としては、前記実施例のようにスイッチMOSFETを用いるもの、他、例えばCCD(光電変換素子)シフトレジスタを用いるものであってもよい。この場合、複数の画素からなる行間にCCDシフトレジスタが配置される必要があるため、縦方向の解像度が多少犠牲になる。しかしながら、前記公知技術のように3つのラインセンサを構成する半導体チップを並べる場合に比べて高かに解像度を高くすること

特開平1-122260 (7)

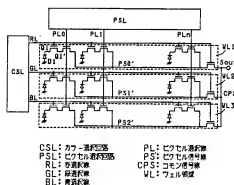
第 1 図



第 2 図



第 3 図



第 4 図

